

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-166106
(43)Date of publication of application : 22.06.1999

(51)Int.Cl. C08L 63/00
C08G 59/20
C08K 3/00
H01L 23/29
H01L 23/31
H01L 23/50

(21)Application number : 10-276338 (71)Applicant : HITACHI CHEM CO LTD
(22)Date of filing : 30.09.1998 (72)Inventor : KAWADA TATSUO
KOUJIMA HIROOKI
KASHIWABARA TAKAYOSHI
FUJII MASANOBU
NARA NAOKI
TSUKAHARA TERUMI
SAKAI HIROYUKI

(30)Priority
Priority number : 09270678 Priority date : 03.10.1997 Priority country : JP

(54) ENCAPSULATION MATERIAL AND SEMICONDUCTOR DEVICE OF LOC STRUCTURE THEREWITH

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an encapsulation material having no passivation due to a filler, no failures in electrical characteristics due to a diffusion layer damage and an excellent heat resistance on soldering, and to provide a semiconductor device of a LOC structure.

SOLUTION: On encapsulation material comprises 80-95 wt.% of a primary material consisting of an epoxy resin, a curing agent, a curing accelerator and an inorganic filler whose diameter is smaller than the gap between an inner lead and a semiconductor element. It is preferable that the diameter of the inorganic filler is 90% or less of the gap between an inner lead and a semiconductor element in the case of the gap is 70 . m or more and 95% or less of the gap in the case of the gap is less than 70 . m. A semiconductor device is packed with the sealing material.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-166106

(43)公開日 平成11年(1999)6月22日

(51)Int.Cl.⁶
C 08 L 63/00
C 08 G 59/20
C 08 K 3/00
H 01 L 23/29
23/31

識別記号

F I
C 08 L 63/00
C 08 G 59/20
C 08 K 3/00
H 01 L 23/50
23/30

C
U
R

審査請求 未請求 請求項の数 6 O L (全 5 頁) 最終頁に統く

(21)出願番号 特願平10-276338

(22)出願日 平成10年(1998)9月30日

(31)優先権主張番号 特願平9-270678

(32)優先日 平9(1997)10月3日

(33)優先権主張国 日本 (JP)

(71)出願人 000004455

日立化成工業株式会社

東京都新宿区西新宿2丁目1番1号

(72)発明者 河田 達男

茨城県結城市大字鹿窪1772-1 日立化成
工業株式会社下館工場内

(72)発明者 幸島 博起

茨城県結城市大字鹿窪1772-1 日立化成
工業株式会社下館工場内

(72)発明者 柏原 隆貴

茨城県結城市大字鹿窪1772-1 日立化成
工業株式会社下館工場内

(74)代理人 弁理士 若林 邦彦

最終頁に統く

(54)【発明の名称】 封止材及びそれを用いたLOC構造の半導体装置

(57)【要約】

【課題】充填材起因のバッシベーションとその下の拡散層損傷による電気特性不良がなく、且つ半田耐熱性に優れた封止材及びそれを用いたLOC構造の半導体装置を提供すること。

【解決手段】エポキシ樹脂、硬化剤、硬化促進剤及びインナーリードと半導体素子間隙よりも小粒径の無機充填材を80~95重量%を主成分としてなる封止材を用いてLOC構造の半導体チップを封止する。

【特許請求の範囲】

【請求項1】LOC構造を有する半導体装置に用いられる封止材であって、エポキシ樹脂、硬化剤、硬化促進剤及び無機充填材からなり、インナーリードと半導体チップ間隙よりも小粒径の無機充填材を80～95重量%含有してなることを特徴とする封止材。

【請求項2】無機充填材の粒径を、インナーリードと半導体チップ間隙が70μm以上のはその値の90%以下、インナーリードと半導体チップ間隙が70μm未満の場合はその値の95%以下とした請求項1記載の封止材。

【請求項3】無機充填材の50%以上が球状である請求項1または2記載の封止材。

【請求項4】エポキシ樹脂がビフェニル型であり、硬化剤がアラルキル型フェノール樹脂であるである請求項1乃至3のいずれかに記載の封止材。

【請求項5】硬化促進剤がトリフェニルホスфинとベンゾキノンの付加物である請求項1乃至4のいずれかに記載の封止材。

【請求項6】請求項1乃至5のいずれかに記載の封止材により封止してなるLOC構造の半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、充填材が原因で発生するLOC構造の半導体装置のパッシベーション膜とその下の拡散層損傷による電気特性不良がなく、且つ半田耐熱性に優れた封止材及びそれを用いたLOC構造の半導体装置に関する。

【0002】

【従来の技術】IC, LSI等の半導体チップは、チップの集積度の向上と共に、チップサイズの大型化、半導体装置の小型化、薄型化が進んでいる。同時に半導体装置を基板へ取り付ける時に、半導体装置自体が短時間の内に200°C以上の高温に晒されるようになってきた。この時、封止材中に含まれる水分が気化し、ここで発生する蒸気圧が封止材とチップ、リードフレーム等のインサートとの界面において、剥離応力として働き、封止材とインサートとの間で剥離が発生し、特に薄型の半導体装置においては、半導体装置のフクレやクラックに至ってしまうことになる。この様な剥離起因によるフクレ、クラックの防止策として、エポキシ樹脂及び硬化剤の低粘度化（低分子化）、封止材とインサートとの接着力の向上検討、あるいは無機充填材の形状を球形化して高充填化を図り、吸水率の低減検討が行われている。また、半導体装置の小型化及び半田耐熱性の向上のため、半導体装置構造が従来のリードの上にチップを配置する構造から図1に示すようなLOC（リードオンチップ）構造に変わりつつある。この構造の半導体装置はインナーリードの下側にLOCテープと呼ばれる接着剤を介して半導体チップを固着し、ワイヤーボンディングしたものを封

止材によりパッケージしたものでインナーリードと半導体チップとの間にはLOCテープの厚み分の隙間が空いている。しかし、従来の手法では、封止材の充填材の内粗い粒子が、図2に示すように、チップとインナーリードの間隙に挟まり、成形時の圧力、成形収縮、半導体装置を基板へ取り付ける時の熱応力等のストレスがチップに働き、パッシベーション膜の損傷及び酷い場合は拡散層まで損傷し電気特性不良の原因となる。

【0003】

10 【発明が解決しようとする課題】本発明は、かかる状況に鑑みてなされたもので、充填材起因のパッシベーションとその下の拡散層損傷による電気特性不良がなく、且つ半田耐熱性に優れた封止材及びそれを用いたLOC構造の半導体装置を提供することを目的とする。

【0004】

【課題を解決するための手段】すなわち本発明は、LOC構造を有する半導体装置に用いられる封止材であって、エポキシ樹脂、硬化剤、硬化促進剤及び無機充填材からなり、インナーリードと半導体チップ間隙よりも小粒径の無機充填材を80～95重量%含有してなることを特徴とする封止材及び該封止材により封止したLOC構造の半導体装置に関する。

【0005】

【発明の実施の形態】本発明で用いられるエポキシ樹脂としては、オルソクレゾールノボラツク型、ビフェニル型、ジシクロ型、臭素化エポキシ樹脂等を単独又は併用して用いることができるが、特にビフェニル型エポキシ樹脂がインサートとの接着性が良いことから好適である。硬化剤としては、フェノールノボラツク型、アラルキル型、テルベン型等を単独又は併用して用いることができるが、特にアラルキル型がインサートとの接着性が良好である。硬化促進剤としては、特に制限はなく、テトラフェニルホスホニウム-テトラフェニルボレート、トリフェニルホスфин、トリフェニルホスфинとベンゾキノンの付加物、1,8-ジアザビシクロ(5,4,0)-ウンデセン-7,2-フェニル-4メチル-1イミダゾール、トリフェニルホスホニウム-トリフェニルボラン等を単独又は併用して用いることができるが、特にトリフェニルホスфинとベンゾキノンの付加物

40 が、ボイドや充填性といった成形性の面から好適である。カツプリング剤については、特に制限はなく、シランカツプリング剤を単独又は併用して用いることができるが、特にエポキシシランとアルキルシランとメルカブトシランの組み合わせが好適である。離型剤についても、特に制限はないが、高級脂肪酸例えばカルナバワックス等とポリエチレン系ワックスを単独又は併用して用いることができる。

【0006】無機充填材は、チップとインナーリードの間隙を考慮してその粒径、形状を決める必要があり、インナーリードと半導体チップ間隙が70μm以上の場合

はその値の90%以下、好ましくは80%以下、インナーリードと半導体チップ間隙が70μm未満の場合はその値の95%以下、好ましくは85%以下とするのがよい。例えばインナーリードとチップとの接着に100ミクロン厚のLOCテープを用いる場合には、75ミクロンより上の粒子をカットした充填材を、又50ミクロン厚のLOCテープを用いる場合には、45ミクロンより上の粒子をカットした充填材を使用する。更にその配合量は封止材全体にたいし80~95wt%配合する。配合量が80%未満では半田耐熱性が劣る。また95%を超えると流動性が極端に低下し成形が出来なくなる。充填材形状はその50%以上が球状であることが望ましく、その材質としては、溶融シリカ、結晶シリカ、アルミナ等を単独及び併用して用いることができる。特に溶融シリカ単独が好適である。その他の添加物として、着色剤（カーボンブラック等）、難燃助剤（三酸化アンチモン等）、改質剤（シリコーン、シリコーンゴム等）、イオントラッパー（ハイドロタルサイト、アンチモンピスマム等）を用いることができる。上記手段を用いて製造した封止材は、充填材起因のパッシベーションとその下の拡散層損傷による電気特性不良がなく、且つ半田耐熱性を向上させることができる。封止材の製造方法としては特に制限はなく、通常行われているロール混練法、ニーダー混練法等により混練した後冷却粉碎し、このままあるいはタブレット化して使用に供される。

【0007】

【実施例】以下に本発明の実施例について説明するが、本発明はこれに限定されるものではない。

実施例1~6 比較例1~9

まず、表1、2に示す各種の素材を予備混合（ドライブレンド）した後、二軸ロール（ロール表面温度約80

表1

項目	実施例1	実施例2	実施例3-5	実施例4-6
ビフェニル型エポキシ樹脂	85.0	85.0	85.0	85.0
臭素型エポキシ樹脂	15.0	15.0	15.0	15.0
アラルキル型フェノール樹脂	84.5	84.5	84.5	84.5
トリフェニルホスフィン-ペンソキノンの付加物	3.5	3.5	3.5	3.5
エポキシラン	7.0	7.0	7.0	7.0
アルキルシラン	4.7	4.7	4.7	4.7
メルカブトシラン	0.1	0.1	0.1	0.1
カルナバワックス	1.0	1.0	1.0	1.0
ポリエチレンワックス	1.0	1.0	1.0	1.0
カーボンブラック	3.0	3.0	3.0	3.0
三酸化アンチモン	10.0	10.0	10.0	10.0
溶融シリカ（球状品 75ミクロンカット）	783	783	-	-
溶融シリカ（破碎品 75ミクロンカット）	335	-	335	-
溶融シリカ（球状品 45ミクロンカット）	-	-	783	783
溶融シリカ（破碎品 45ミクロンカット）	-	335	-	335
溶融シリカ量 (wt%)	84	84	84	84

注) 単位 g

ビフェニル型エポキシ：油化シェルエポキシ（株）製
臭素化エポキシ：東都化成（株）製

アラルキル型フェノール：三井東庄化学（株）製

50 トリフェニルホスフィン付加物：北興化学（株）製

℃）で10分間混練し、冷却粉碎して製造した。この封止材を用い、チップサイズが5.9×10.8mmの半導体チップを固着した42アロイ材のリードフレームをトランスファー成形機に装着し、金型温度180℃、成形圧力100kgf/cm²、硬化時間90秒の条件で成形を行った。その後、ポストキュアを180℃/5h行った。電気特性を直接測定できないので、パッシベーション膜の損傷を観察した。パッシベーション膜の損傷の検査に用いた半導体装置は、26ピンSOJ及び26ピンT-SOPのLOC構造の半導体装置である。チップ表面には、パッシベーション膜（約5ミクロン）があり、LOCテープの厚さは、26ピンSOJの場合約100ミクロン、26ピンT-SOPの場合約50ミクロンを使用した。この様にして得られた樹脂封止型半導体装置（LOC構造）について、チップ上の封止材層を研磨し、封止材層を僅かに残した状態で、熱濃硫酸に浸漬し、パッシベーション膜の損傷を実体顕微鏡及び電子顕微鏡により観察した。

【0008】半田耐熱性に用いた半導体装置は、80ピンQFPの樹脂封止型半導体装置（外形寸法20×14×2.0mm）であり、リードフレームは42アロイ材（加工なし）で8×10mmのチップサイズを有するものである。この様にして得られた樹脂封止型半導体装置について、半田耐熱性を以下に示す方法で測定した。125℃/24hベーキング後、85℃/85%RH 48h吸湿させた後、240℃/10秒の熱処理を行なった時の樹脂封止型半導体装置のクラック発生率を求めた。上記の試験結果をまとめて表3に示す。

【0009】

30 【表1】

【0010】

表2

項目	比較例1	比較例2	比較例3	比較例4	比較例5	比較例6	比較例7	比較例8	比較例9
ビフェニル型エポキシ樹脂	85.0	85.0	85.0	85.0	85.0	85.0	85.0	85.0	85.0
奥美型エポキシ樹脂	15.0	15.0	15.0	15.0	15.0	15.0	15.0	15.0	15.0
アラルキル型フェノール樹脂	84.5	84.5	84.5	84.5	84.5	84.5	84.5	84.5	84.5
トリフェニルホスフィン-ベンゾキノンの付加物	3.5	3.5	3.5	3.5	3.5	3.5	3.5	3.5	3.5
エポキシシラン	6.4	6.4	6.4	6.4	6.4	6.4	6.4	6.4	6.4
アルキルシラン	4.3	4.3	4.3	4.3	4.3	4.3	4.3	4.3	4.3
メルカブトシラン	0.1	0.1	0.1	0.1	0.1	0.1	0.1	0.1	0.1
カルナバワックス	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0
ボリエチレンワックス	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0	1.0
カーボンブラック	3.0	3.0	3.0	3.0	3.0	3.0	3.0	3.0	3.0
三酸化アンチモン	10.0	10.0	10.0	10.0	10.0	10.0	10.0	10.0	10.0
溶融シリカ(球状品 通常 105~150ミクロン)	783	783	783	~	~	~	~	~	~
溶融シリカ(破砕品 通常 105~150ミクロン)	335	~	~	335	335	~	~	~	~
溶融シリカ(球状品 75ミクロン)	~	~	~	783	~	500	500	~	~
溶融シリカ(破砕品 75ミクロン)	~	335	~	~	~	214	~	214	~
溶融シリカ(球状品 45ミクロン)	~	~	~	~	783	~	~	500	500
溶融シリカ(破砕品 45ミクロン)	~	~	335	~	~	~	214	~	214
溶融シリカ量(wt%)	84	84	84	84	84	77	77	77	77

注) 単位 g

【0011】

20 【表3】

表3-1

項目	PKG	LOC テープ厚	単位	実施例1	実施例2	実施例3	実施例4
パッセーション膜の損傷	26pSOJ	約100ミクロン	不良PKG/全PKG	0/10	0/10	0/10	0/10
半田耐熱性	80pQFP	なし		0/10	0/10	0/10	0/10

注) パッセーション膜の損傷が観察されたPKGを不良とした。

半田耐熱性はPKGケツカが発生したものと不良とした。

表3-2

項目	PKG	LOC テープ厚	単位	実施例5	実施例6
パッセーション膜の損傷	26pTSOP	約50ミクロン	不良PKG/全PKG	3/10	0/10
半田耐熱性	80pQFP	なし		0/10	0/10

表3-3

項目	PKG	LOC テープ厚	単位	比較例1	比較例2	比較例3	比較例4	比較例5	比較例6	比較例7	比較例8	比較例9
パッセーション膜の損傷	26pSDJ	約100ミクロン	不良PKG/全PKG	10/10	10/10	10/10	3/10	3/10	0/10	0/10	0/10	0/10
半田耐熱性	80pQFP	なし		0/10	0/10	0/10	0/10	0/10	10/10	10/10	10/10	10/10

表3-4

項目	PKG	LOC テープ厚	単位	比較例1	比較例2	比較例3	比較例4	比較例5	比較例6	比較例7	比較例8	比較例9
パッセーション膜の損傷	26pTSOP	約50ミクロン	不良PKG/全PKG	10/10	10/10	10/10	10/10	10/10	8/10	8/10	2/10	0/10
半田耐熱性	80pQFP	なし		0/10	0/10	0/10	0/10	0/10	10/10	10/10	10/10	10/10

【0012】表3に示す結果から明らかなように、インナーリードと半導体チップとの間隙より小さい粒径の充填材をもちい、かつ充填材の配合量を80重量%以上とした封止材を用いることにより耐熱性にすぐれ、電気特性の良いLOC構造の半導体装置が得られる。

【0013】

【発明の効果】本発明によれば、充填材起因のパッセーション膜とその下の拡散層損傷による電気特性不良がなく、半田耐熱性を向上させることができる。

【図面の簡単な説明】

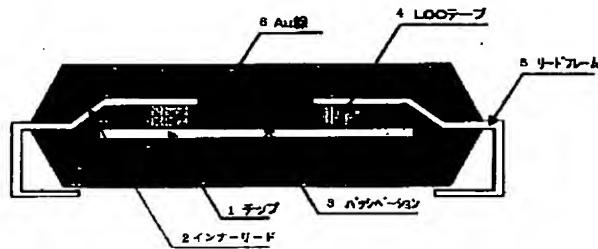
【図1】LOC構造の半導体装置の1例を示す断面図

【図2】パッセーション膜が破壊される様子を示す断面図

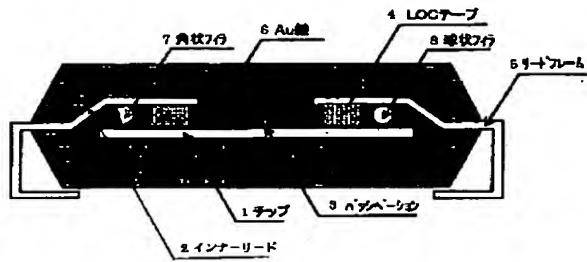
【符号の説明】

- 1…半導体チップ
- 2…インナーリード
- 3…パッセーション
- 4…LOCテープ
- 5…リードフレーム
- 6…金線
- 7…角状フィラ
- 8…球状フィラ

【図1】



【図2】



フロントページの続き

(51) Int.Cl.⁶ 識別記号
H 01 L 23/50

F I

(72)発明者 藤井 昌信
茨城県結城市大字鹿窪1772-1 日立化成
工業株式会社下館工場内
(72)発明者 奈良 直紀
茨城県結城市大字鹿窪1772-1 日立化成
工業株式会社下館工場内

(72)発明者 塚原 輝巳
茨城県結城市大字鹿窪1772-1 日立化成
工業株式会社下館工場内
(72)発明者 酒井 裕行
茨城県結城市大字鹿窪1772-1 日立化成
工業株式会社下館工場内